

Salvatore Monteleone, PhD

**CURRICULUM VITAE
ATTIVITÀ SCIENTIFICA E DIDATTICA**

Indice

Profili sul Web	2
Posizioni Lavorative Recenti	2
Educazione	2
Abilitazioni.....	3
Attività Didattica e di Tutorato	3
Tesi di Laurea.....	4
Ruolo all'interno del CdLM in Ingegneria Informatica (LM-32).....	5
Area di Ricerca.....	5
Indicatori di Merito Scientifico.....	5
Responsabilità Scientifica in Progetti di Ricerca.....	5
Partecipazione Scientifica a Progetti di Ricerca	6
Partecipazione in Qualità di Relatore a Congressi Internazionali.....	7
Seminari	8
Servizio alla Comunità Scientifica.....	8
Chair	8
Membro di Comitato Tecnico Scientifico	10
Attività Editoriale.....	11
Attività di Revisione	12
Elenco dei Prodotti della Ricerca.....	13
Articoli in Rivista	13
Contributi in Volume (Capitolo o Saggio).....	14
Contributi in Atti di Convegno.....	14

Profili sul Web

Pagina web personale	https://www.salvatoremonteleone.com/
ORCID iD	https://orcid.org/0000-0003-0158-2295
Scopus author page	https://www.scopus.com/authid/detail.uri?authorId=55597087061
Profilo Google Scholar	https://scholar.google.com/citations?user=bvwZ0EEAAAAJ

Posizioni Lavorative Recenti

- 09/2024 – *in corso* **Professore Associato**, SSD IINF-05/A, afferente al Dipartimento di Ingegneria, Università degli Studi “Niccolò Cusano”, Telematica – Roma.
- 09/2021 – 08/2024 **Ricercatore a Tempo Determinato di tipo A (RTDA)**, SSD IINF-05/A (ex ING-INF/05), afferente al Dipartimento di Ingegneria, Università degli Studi “Niccolò Cusano”, Telematica – Roma.
- 11/2020 – 08/2021 **Assegnista di Ricerca**, SSD ING-INF/05, Facoltà di Ingegneria e Architettura, Dipartimento di Ingegneria Informatica, Università degli Studi di Enna “Kore”. [Dettagli nella sezione “Partecipazione Scientifica a Progetti di Ricerca”.]
- 11/2019 – 10/2020 **Research Fellow**, selezionato nell’ambito del programma Fellows-in-Residence presso il dipartimento CY Advanced Studies della CY Cergy Paris Université e presso l’ETIS Lab (UMR 8051), laboratorio congiunto tra ENSEA, CY Cergy Paris Université, e CNRS, Cergy-Pontoise, Francia.
- 09/2015 – 10/2019 **Professore a Contratto**, SSD ING-INF/05, Dipartimento di Ingegneria Elettrica, Elettronica e Informatica, Università degli Studi di Catania. [Dettagli nella sezione “Attività Didattica e di Tutorato”.]
- 05/2014 – 04/2019 **Assegnista di Ricerca**, SSD ING-INF/05, Dipartimento di Ingegneria Elettrica, Elettronica e Informatica, Università degli Studi di Catania. [Dettagli nella sezione “Partecipazione Scientifica a Progetti di Ricerca”.]

Educazione

- 01/2014 Dottorato di ricerca in Ingegneria Informatica e delle Telecomunicazioni – XXVI Ciclo, conseguito, presso l’Università degli Studi di Catania, in data 30/01/2014;
- 04/2010 Laurea specialistica in Ingegneria Informatica (Classe n. 35/S delle lauree specialistiche in Ingegneria Informatica D.M. 28/11/2000) conseguita, presso l’Università degli Studi di Catania, in data 22/04/2010, con voti 110/110 e Lode;

10/2007 Laurea triennale in Ingegneria Informatica (Classe n. 9 delle lauree in Ingegneria dell'Informazione D.M. 04/08/2000) conseguita, presso l'Università degli Studi di Catania, in data 11/10/2007, con voti 110/110.

Abilitazioni

17/12/2023 Abilitazione Scientifica Nazionale alle funzioni di professore universitario di seconda fascia nel Settore Concorsuale 09/H1 – SISTEMI DI ELABORAZIONE DELLE INFORMAZIONI.

2010 Abilitazione all'esercizio della professione di Ingegnere – Sezione A – Settore C (Ingegneria dell'Informazione), conseguita a Catania nell'anno 2010, sessione I.

2007 Qualifica di Responsabile del Servizio Prevenzione e Protezione (RSPP) ottenuta con il superamento del corso universitario abilitante di “Tecnica della Sicurezza e del Lavoro” (120 ore).

Conoscenza delle prescrizioni in materia di sicurezza e salute da attuare nei luoghi di lavoro (D.Lgs. 626/94) e nei cantieri temporanei o mobili (D.Lgs. 494/96).

Facoltà di Ingegneria, Università degli Studi di Catania.

Attività Didattica e di Tutorato

A.A. 2023/24 Docenza dell'insegnamento “Sistemi di Elaborazione” (9 CFU) afferente al
A.A. 2022/23 C.d.L. in Ingegneria Elettronica e Informatica (anno II), Dipartimento di
A.A. 2021/22 Ingegneria dell'Università degli Studi “Niccolò Cusano”, Telematica –
Roma.

A.A. 2023/24 Docenza dell'insegnamento “Sistemi di Distribuiti e Blockchain” (9 CFU)
A.A. 2022/23 afferente al C.d.L.M. in Ingegneria Informatica (anno I), Dipartimento di
A.A. 2021/22 Ingegneria, Università degli Studi “Niccolò Cusano”, Telematica – Roma.

A.A. 2019/20 Docenza del modulo didattico di 12 ore denominato “Acceleratori Hardware
per le DNN” nell'ambito del Dottato di Ricerca in Ingegneria
dell'Innovazione Tecnologica afferente al Dipartimento di Ingegneria
dell'Università degli Studi di Palermo, 05/2020 - 06/2020.

A.A. 2018/19 Docenza a contratto dell'insegnamento “Calcolatori Elettronici” (9 CFU)
A.A. 2017/18 afferente al C.d.L. in Ingegneria Elettronica (anno III), Dipartimento di
A.A. 2016/17 Ingegneria Elettrica, Elettronica e Informatica (DIEEI) dell'Università degli
A.A. 2015/16 Studi di Catania.

Per una rimodulazione del rapporto CFU/Ore di didattica frontale, il corso, rimasto negli anni di 9 CFU, ha previsto 90 ore di didattica frontale nell'A.A.2015/16 e 79 ore negli A.A. successivi.

- A.A. 2017/18 Docenza del modulo M-A3-5 di 40 ore denominato “Cloud Computing” afferente al Master di II livello dell’Università degli Studi di Palermo “Empowering Knowledge Intensive Business Services (KIBS): Innovatori/Imprenditori Specializzati in KIBS”. Progetto di formazione PON03PE_00132_1_F, Dicembre 2017.
- A.A. 2017/18 Supporto alle attività di laboratorio dell’insegnamento “Laboratorio di Architetture di Sistemi Fissi e Mobili” afferente al Dipartimento di Ingegneria Elettrica, Elettronica e Informatica (DIEEI) nell’ambito del C.d.L. in Ingegneria Informatica (anno III) dell’Università degli Studi di Catania.
- A.A. 2016/17
- A.A. 2014/15
- A.A. 2015/16 Supporto, coordinamento e affiancamento agli studenti, in ambito ICT, per le fasi di definizione e sviluppo delle idee progettuali nell’ambito del progetto “Contamination Lab Catania” (PAC02L4_00084) per le tre edizioni, da febbraio 2015 ad agosto 2016.
- A.A. 2014/15
- A.A. 2014/15 Supporto alle attività di laboratorio dell’insegnamento a scelta “Laboratorio di Javascript” (18 ore) afferente al Dipartimento di Ingegneria Elettrica, Elettronica e Informatica (DIEEI) nell’ambito del C.d.L. in Ingegneria Informatica (anno III), Università degli Studi di Catania.

Tesi di Laurea

Presso l’Università degli Studi “Niccolò Cusano”, Telematica – Roma:

- Relatore in 6 tesi nel Corso di Laurea in Ingegneria Elettronica e Informatica.
- Relatore in 2 tesi nel Corso di Laurea in Ingegneria Industriale.
- Relatore in 17 tesi nel Corso di Laurea Magistrale in Ingegneria Informatica.

Presso il Dipartimento di Ingegneria Elettrica, Elettronica e Informatica dell’Università degli Studi di Catania:

- Relatore in 12 tesi nel Corso di Laurea in Ingegneria Elettronica.
- Relatore in 10 tesi nel Corso di Laurea in Ingegneria Informatica.
- Correlatore in 2 tesi nel Corso di Laurea in Ingegneria Elettronica.
- Correlatore in 40 tesi nel Corso di Laurea in Ingegneria Informatica.
- Correlatore in una tesi nel Corso di Laurea in Ingegneria delle Telecomunicazioni.
- Correlatore in 8 tesi nel Corso di Laurea Magistrale in Ingegneria Informatica.

Presso ENSEA (École Nationale Supérieure de l’Électronique et de ses Applications):

- Co-Tutor in una tesi di Master 2 SIC - Électronique des Systèmes Intelligents (ESI)

Ruolo all'interno del CdLM in Ingegneria Informatica (LM-32)

Dipartimento di Ingegneria, Università degli Studi "Niccolò Cusano", Telematica – Roma

- Coordinatore del CdLM in Ingegneria Informatica (LM-32) nominato con DR n. 361/2024 del 28/10/2024
- Docente di riferimento (*peso 1*) del C.d.L.M. in Ingegneria Informatica (LM-32)
- Dal 2 gennaio 2023, membro del Gruppo di Riesame del C.d.L.M. Ingegneria Informatica (LM-32)

Area di Ricerca

Area: 09 - Ingegneria Industriale e dell'Informazione

Macrosettore: 09/H - Ingegneria Informatica

Settore Concorsuale: 09/H1 - Sistemi di Elaborazione delle Informazioni

Settore Scientifico-Disciplinare: ING-INF/05 - Sistemi di Elaborazione delle Informazioni

L'attività di ricerca ricade principalmente nell'ambito dei Cyber-Physical Systems per il quale, nel corso degli anni, sono state studiate e proposte soluzioni a diversi livelli con particolare riferimento ai sistemi di interconnessione on-chip basati sul paradigma Network-on-Chip e alle metodologie di esposizione e fruizione dei servizi basate sui paradigmi dell'Internet of Things e del Machine-to-Machine nelle loro diverse declinazioni.

Indicatori di Merito Scientifico

Gli indicatori di merito scientifico estratti da Scopus in data 17/09/2024 sono:

Documenti: 56 (14 articoli in rivista | 1 contributo in Volume | 37 contributi in atti di convegno | 4 editoriali)
Citazioni: 1036 citazioni totali da 931 documenti
H-index: 12
Co-autori: 59

Responsabilità Scientifica in Progetti di Ricerca

Responsabile dell'Unità di Ricerca UNICUSANO (Università degli Studi "Niccolò Cusano", Telematica – Roma) nell'ambito del Progetto PRIN2022 2022NX9F4M "THE-METHER" – THERmometric Method Enhancement for building wall THERmal Resistance evaluation, CUP F53D23001860001:

- Responsabile scientifico per un assegno di ricerca categoria B) ai sensi dell'art. 22 L. 240/2010 che grava sui fondi del progetto. Area di ricerca "Definizione e sviluppo di un sistema HW/SW per la misura della resistenza termica di una parete".

Partecipazione Scientifica a Progetti di Ricerca

- da: 09/2021 Ricercatore a Tempo Determinato di tipo A (RTDA), presso l'Università degli Studi
a: 05/2024 "Niccolò Cusano", Telematica – Roma, contribuito nell'ambito del progetto MISE – Ministero dello Sviluppo Economico – Bando "Fabbrica intelligente, Agrifood e Scienze della vita" 2020-2023 denominato "OPTIMA – Tecnologie e nuovi materiali per la Produzione intelligente di componenti funzionali e modulari per motoveicoli elettrici".
- da: 11/2020 Assegnista di ricerca presso la Facoltà di Ingegneria e Architettura dell'Università
a: 08/2021 degli Studi di Enna "Kore", nell'ambito del progetto PRIN 2017 "Phonetic analysis of dysarthric speech by speakers of different varieties of Italian to develop clinical tools: objective, quantitative assessment for severity measurement, early diagnosis and rehabilitation planning, taking into account sociophonetic variation" CUP J74I19000300008.
- da: 11/2019 Research Fellow nell'ambito del programma denominato "Fellows-in-Residence"
a: 10/2020 (FIR) promosso dalla Paris Seine Initiative, Francia. La Paris Seine Initiative è un consorzio accademico selezionato dal governo francese come una delle 19 università di eccellenza francesi. Il programma FIR prevede la selezione di ricercatori in base al loro CV ed a un progetto da svolgere congiuntamente presso la CY Cergy Paris University (precedentemente conosciuta con il nome di University of Cergy-Pontoise) ed un altro ente del consorzio determinato in base alla disciplina. Il progetto presentato, selezionato nell'ambito del programma FIR, è intitolato "Design Methodologies for Energy Efficient Emerging Network-on-Chip Architectures" ed è stato svolto presso (i) ETIS Lab (Laboratoire des Equipes Traitement de l'Information et Systèmes) laboratorio congiunto tra CNRS (UMR 8051), ENSEA e CY Cergy Paris University, Cergy-Pontoise, Francia; (ii) CY Advanced Studies, CY Cergy Paris University, Cergy-Pontoise, Francia.
- da: 08/2019 Borsista di ricerca presso il Dipartimento di Ingegneria Elettrica, Elettronica e
a: 10/2019 Informatica (DIEEI) dell'Università degli Studi di Catania. Attività di ricerca su "Ottimizzazione multi-obiettivo di sistemi parametrici multi-fisici per moduli di potenza" nell'ambito del progetto Contratto di sviluppo M9 (CDS 000448) – CUP C32F18000100008.
- da: 05/2014 Assegnista di ricerca, presso il Dipartimento di Ingegneria Elettrica, Elettronica e
a: 05/2019 Informatica (DIEEI) dell'Università degli Studi di Catania. L'attività di ricerca, incentrata su soluzioni basate su sistemi ubiqui e pervasivi, è stata volta al supporto dei seguenti progetti: (i) da maggio 2014 a fine ottobre 2015: PON 2007-2013 project "SMART HEALTH – CLUSTER OSDH – SMART FSE – STAYWELL" (PON04a2_C), finanziato dal MIUR; (ii) da novembre 2015 a fine aprile 2018: PON "SERVIFY - SERVICE FirstLY" (PON03PE_00132_1), finanziato dal MIUR; (iii) da maggio 2018 a fine aprile 2019: HORIZON 2020 – PON 2014/2020 "SUMMIT - Multi-platform support for IoT applications" (PROG. N. F/050270/01- 03/X32), finanziato dal MISE.

- da: 02/2014 Consulenza, presso il Dipartimento di Ingegneria Elettrica, Elettronica e Informatica
a: 04/2014 (DIEEI) dell'Università degli Studi di Catania. Supporto tecnico allo sviluppo sperimentale per la definizione e implementazione di un sistema di leap tracking integrato ad uno Spoken Dialog System nell'ambito del progetto PO FESR 2007-2013 "RammaR - Sistema cibernetico programmabile di interfacce a interazione verbale" (CUP G63F11000530004).
- da: 05/2012 Collaborazione coordinata e continuativa, presso il Dipartimento di Ingegneria
a: 07/2012 Elettrica, Elettronica e Informatica (DIEEI) dell'Università degli Studi di Catania. Attività di elaborazione di dispense e di materiale didattico nell'ambito del master in "Metodologie e Tecnologie per lo Sviluppo di Applicazioni per Sistemi e Terminali Mobili".
- da: 10/2011 Collaborazione coordinata e continuativa, presso il Dipartimento di Ingegneria
a: 04/2014 Elettrica, Elettronica e Informatica (DIEEI) dell'Università degli Studi di Catania. Responsabile, per l'Unità Locale dell'Università degli Studi di Catania, delle attività del WP3 "Specification of the webinos system" e del WP4 "Development of the webinos system" per la definizione e implementazione del Policy Manager per la piattaforma open-source webinos nell'ambito del progetto europeo FP7-ICT-2009-5 denominato "Webinos - Secure WebOs Application Delivery Environment" (Grant Agreement n.257103 - CUP E67G10000060006). Collaborazione nella definizione dell'architettura (basata su PrimeLife e XACML) per la gestione della sicurezza e tutela della privacy nel sistema webinos. Successiva implementazione dei componenti progettati.
- da: 07/2010 Collaborazione coordinata e continuativa, presso il Dipartimento di Ingegneria
a: 09/2011 Informatica e delle Telecomunicazioni (DIIT), Facoltà di Ingegneria, Università degli Studi di Catania. Attività di supporto allo sviluppo del progetto "Mobile Web, applicativi e servizi basati su tecnologie Web su terminali mobili". Studio, implementazione e testing di API e del Policy Manager (di policy XACML-based) per il framework BONDI di WAC. Porting del codice implementato da Symbian ad Android e a sistemi UNIX based. (Interruzioni dal 01/09/2010 al 04/10/2010 e dal 01/12/2010 al 08/12/2010).

Partecipazione in Qualità di Relatore a Congressi Internazionali

Partecipazione, in qualità di relatore, alle seguenti conferenze internazionali:

- 33rd International Conference on Design of Circuits and Integrated Systems, DCIS 2018. Lyon, France, 14-16 November 2018;
- 3rd International Joint Conference on Pervasive and Embedded Computing, PEC 2018 – 8th International Joint Conference on Pervasive and Embedded Computing and Communication Systems, PECCS 2018. Porto, Portugal, July 29-30, 2018;
- 12th International Conference on Signal Image Technology and Internet-Based Systems, SITIS 2016. Naples, Italy, November 28 – December 1, 2016;

- 13th IEEE International Conference on Ubiquitous Intelligence and Computing, UIC 2016. Toulouse, France, July 18-21, 2016;
- 11th International Wireless Communications and Mobile Computing Conference, IWCMC 2015. Dubrovnik, Croatia, August 24-28, 2015;
- 26th International Conference on Application-Specific Systems, Architectures and Processors, ASAP 2015. Toronto, Canada, July 27-29, 2015;
- 41st ACM International Workshop on Many-Core Embedded Systems, MES 2014, Held in Conjunction with the International Symposium on Computer Architecture, ISCA 2014. Minneapolis, MN, United States, June 14-15, 2014;
- 13th IEEE International Symposium on Policies for Distributed Systems and Networks, POLICY 2012. Chapel Hill, NC, USA, July 16-18, 2012;

Seminari

- 28/01/2020 “The Network-on-Chip paradigm: Challenges and Opportunities”. Seminario presso la Maison Internationale de la Recherche rivolto ai Research Fellows della CY Cergy Paris Université.
- 23/01/2020 “Design Methodologies for Energy Efficient Emerging NoC Architectures (E3NoC)”, ETIS Lab, ENSEA.
- 07/10/2018 Tutorial: “Simulation of Networks-on-Chip with Noxim”, presentato a ICCD 2018 – IEEE International Conference on Computer Design, Orlando, Florida, USA.
- 04/07/2014 “Secure Smart Objects and Mobile Services: La sicurezza end-to-end per gli Smart Objects”. Intervento tenuto nell’ambito dell’evento “Small Devices – Big Data: sicurezza in un mondo senza fili”, Master in Sicurezza dei Sistemi e delle Reti – Università degli Studi di Roma “La Sapienza”.

Servizio alla Comunità Scientifica

Chair

- NOCS 2023** 17th IEEE/ACM International Symposium on Networks-on-Chip (NOCS’23).
Web Chair Held in conjunction with the Embedded Systems Week (ESWEEK). September 21-22, 2023, Hamburg, Germany.
- NOCS 2022** 16th IEEE/ACM International Symposium on Networks-on-Chip (NOCS’22).
Web Chair Held in conjunction with the Embedded Systems Week (ESWEEK). October 13-14, 2022, Virtual Conference.

- NoCArc 2021** 14th International Workshop on Network on Chip Architectures (NoCArc'21).
General co-Chair Held in conjunction with the 54th Annual IEEE/ACM International Symposium on Microarchitecture (MICRO-53), October 22, 2021, Virtual Event (broadcast from Athens, Greece).
- NOCS 2021** 15th IEEE/ACM International Symposium on Networks-on-Chip (NOCS'21).
Web Chair Held in conjunction with the Embedded Systems Week (ESWEEK). October 10-15, 2021, Virtual Event.
- CF 2021** 18th ACM International Conference on Computing Frontiers 2021 (CF'21).
Virtual Platform May 11-13, 2021, Virtual Event.
Mgmt. Co-Chair
Web Co-Chair
- NoCArc 2020** 13th International Workshop on Network on Chip Architectures (NoCArc'20).
TPC co-Chair Held in conjunction with the 53rd Annual IEEE/ACM International Symposium on Microarchitecture (MICRO-53), October 18, 2020, Global Online Event (broadcast from Athens, Greece).
Web Chair
- CF 2020** 17th ACM International Conference on Computing Frontiers 2020 (CF'20).
Publicity Chair May 11-13, 2020, Virtual Event (broadcast from Catania, Greece).
Local Chair
Session Chair
- NoCArc 2019** 12th International Workshop on Network on Chip Architectures (NoCArc'19).
TPC Chair Held in conjunction with the 52nd Annual IEEE/ACM International Symposium on Microarchitecture (MICRO-52), October 13, 2019, Columbus, Ohio, USA.
Web Chair
- NoCArc 2018** 11th International Workshop on Network on Chip Architectures (NoCArc'18).
Web Chair Held in conjunction with the 51st Annual IEEE/ACM International Symposium on Microarchitecture (MICRO-51), October 20, 2018, Fukuoka City, Japan.
- PEC 2018** 3rd International Conference on Pervasive and Embedded Computing, part of
Session Chair PECCS, the 8th International Joint Conference on Pervasive and Embedded Computing and Communication Systems, July 29-30, 2018, Porto, Portugal.
- NoCArc 2017** 10th International Workshop on Network on Chip Architectures (NoCArc'17).
Web Chair Held in conjunction with the 50th Annual IEEE/ACM International Symposium on Microarchitecture (MICRO-50), October 15, 2017, Boston, MA, USA.

Membro di Comitato Tecnico Scientifico

- SOCC 2024 37th IEEE International System-on-Chip Conference (SOCC 2024). September 16-19, 2024, Dresden, Germany.
- CEESD 2024 9th International Conference on Environmental Engineering and Sustainable Development (CEESD 2024). December 5-7, 2024, Ho Chi Minh City, Vietnam
- SOTICS 2024 14th International Conference on Social Media Technologies, Communication, and Informatics (SOTICS 2024). September 29, 2024 - October 3, 2024, Venice, Italy.
- CTRQ 2024 17th International Conference on Communication Theory, Reliability, and Quality of Service (CTRQ 2024). May 26-30, 2024, Barcelona, Spain.
- CEESD 2023 8th International Conference on Environmental Engineering and Sustainable Development (CEESD 2023). November 1-3, 2023, Matsue City, Japan.
- ScalCom 2023 23rd International Conference on Scalable Computing and Communications (ScalCom'23). August 28-31, Portsmouth, UK.
- SOTICS 2023 13th International Conference on Social Media Technologies, Communication, and Informatics (SOTICS 2023). November 13-17, 2023, Valencia, Spain.
- CTRQ 2023 16th International Conference on Communication Theory, Reliability, and Quality of Service (CTRQ 2023). April 24-28, 2023, Venice, Italy.
- SOTICS 2022 10th International Conference on Social Media Technologies, Communication, and Informatics (SOTICS 2022). October 16-20, 2022, Lisbon, Portugal.
- CTRQ 2022 15th International Conference on Communication Theory, Reliability, and Quality of Service (CTRQ 2022). April 24-28, 2022, Barcelona, Spain.
- CEESD 2021 6th International Conference on Environmental Engineering and Sustainable Development (CEESD 2021). December 2-5, 2021, Singapore.
- ScalCom 2021 21st International Conference on Scalable Computing and Communications (ScalCom'21). October 18-21, 2021, Atlanta, GA, USA.
- SOTICS 2021 11th International Conference on Social Media Technologies, Communication, and Informatics (SOTICS 2021). October 3-7, 2021. Barcelona, Spain.
- IWoRE 2021 International Workshop on Renewable Energy (IWoRE 2021). June 18-20, 2021 Oslo, Norway.
- CTRQ 2021 14th International Conference on Communication Theory, Reliability, and Quality of Service (CTRQ 2021). April 18-22, 2021. Porto, Portugal.

ScalCom 2020	20 th International Conference on Scalable Computing and Communications (ScalCom'20). December 8-10 2020, Melbourne, Australia.
CEESD 2020	5 th International Conference on Environmental Engineering and Sustainable Development (CEESD 2020). December 3-6, 2020, Xishuangbanna, China.
BigDataSE2020	14 th IEEE International Conference on Big Data Science and Engineering (IEEE BigDataSE 2020). November 10-13, 2020. Guangzhou, China.
SOTICS 2020	10 th International Conference on Social Media Technologies, Communication, and Informatics (SOTICS 2020) October 18-22, 2020, Porto, Portugal.
UPIOT 2020	2020 International Conference on Ubiquitous Power Internet of Things (UPIOT 2020). August 20 - 22, 2020, Xi'an, China.
CF 2020	17 th ACM International Conference on Computing Frontiers 2020 (CF'20). May 11-13, 2020, Catania, Italy.
ICCEA 2020	International Conference on Computer Engineering and Application (ICCEA2020). March 27-29, 2020, Guangzhou, China.
CTRQ 2020	13 th International Conference on Communication Theory, Reliability, and Quality of Service (CTRQ 2020) February 23-27 2020, Lisbon, Portugal.
ScalCom 2019	19 th International Conference on Scalable Computing and Communications (ScalCom'19). August 19-23 2019, Leicester, UK
NetACT19	2 nd International Conference on Networks and Advances in Computational Technologies (NetACT19). July 23-25 2019 Trivandrum, Kerala, India
NoCArc 2018	11 th International Workshop on Network on Chip Architectures (NoCArc'18). Held in conjunction with the 51 st Annual IEEE/ACM International Symposium on Microarchitecture (MICRO-50), October 20, 2018, Fukuoka City, Japan.
NoCArc 2017	10 th International Workshop on Network on Chip Architectures (NoCArc'17). Held in conjunction with the 50 th Annual IEEE/ACM International Symposium on Microarchitecture (MICRO-50), October 15, 2017, Boston, MA, USA.

Attività Editoriale

Exchanges	Editor per "Exchanges: The Interdisciplinary Research Journal" (ISSN 2053-9665), una rivista gestita dalla University of Warwick (UK) peer-reviewed, open-access, interdisciplinare, pubblicata online e dedicata a lavori di alta qualità di ricercatori in tutte le discipline.
-----------	---

Hindawi	Editor per il “Journal of Computer Networks and Communications”, Hindawi (Wiley). ISSN (Print): 2090-7141, ISSN (Online): 2090-715X, DOI: 10.1155/9613
MICPRO	Lead Guest Editor della Special Issue: “Adaptive and Reconfigurable Embedded Systems”, Microprocessors and Microsystems (Elsevier), 2020-2021.
NanoComNet	Guest Editor della Special Issue: “Chip-scale Nanonetworks: Recent Trends, Emerging Technologies, Disruptive Applications”, Nano Communication Networks (Elsevier) Journal, 2020.
Educational Psychology	Guest Editor della Special Issue: “Move your body! Action in Perception and Shared Meaning Constitution in Human-Robot-Interaction”. I lavori accettati in questa Special Issue sono inclusi nei journal “Frontiers in Psychology” - Educational Psychology / “Frontiers in Education” - Educational Psychology.
Non-Conventional Communications and Networks	Membro dell’Editorial Board di “Non-Conventional Communications and Networks”, specialty section: Frontiers in Communications and Networks, Frontiers in, in qualità di Review Editor.
JLPEA	Membro dell’Editorial Board di “Journal of Low Power Electronics and Applications” MDPI, in qualità di Review Editor.

Attività di Revisione

- Computer Languages, Systems & Structures, Elsevier
- Computers & Electrical Engineering, Elsevier
- Computers and Digital Techniques, IET
- Electronics, MDPI
- Journal of Computer and System Sciences, Elsevier
- Journal of Low Power Electronics and Applications, MDPI
- Journal of Parallel and Distributed Computing, Elsevier
- Journal of Sensor and Actuator Networks, MDPI
- Journal of Systems Architecture, Elsevier
- Journal on Emerging and Selected Topics in Circuits and Systems, IEEE
- Journal on Emerging Technologies in Computing Systems, ACM
- Micromachines, MDPI
- Microprocessors and Microsystems, Elsevier
- Multimodal Technologies and Interaction, MDPI
- Nano Communication Networks, Elsevier
- Sensors, MDPI
- Simulation Modelling Practice and Theory, Elsevier
- Transactions on Architecture and Code Optimization (TACO), ACM
- Transactions on Computers, IEEE

Elenco dei Prodotti della Ricerca

Articoli in Rivista

1. G. Prestopino, P. G. Medaglia, D. Scarpellini, S. Bietti, P. Oliva, S. Monteleone, A. Orsini, D. Baretin, F. Caselli, P. Bisegna. Wurtzite nanowires strain control by DC electrical stimulation. *Engineering Science and Technology, an International Journal*, 41(2023)101387, Elsevier, 2023.
DOI: [10.1016/j.jestch.2023.101387](https://doi.org/10.1016/j.jestch.2023.101387)
2. E. Russo, M. Palesi, D. Patti, S. Monteleone, G. Ascia, V. Catania. Multi-Objective End-to-End Design Space Exploration of Parameterized DNN Accelerators. *IEEE Internet of Things Journal*, 10(2), 1800-1812, IEEE 2023.
DOI: [10.1109/JIOT.2022.3209401](https://doi.org/10.1109/JIOT.2022.3209401)
3. E. Russo, M. Palesi, S. Monteleone, D. Patti, A. Mineo, G. Ascia, V. Catania. DNN Model Compression for IoT Domain Specific Hardware Accelerators. *IEEE Internet of Things Journal*, IEEE, 9(9), 6650-6662, IEEE 2022.
DOI: [10.1109/JIOT.2021.3111723](https://doi.org/10.1109/JIOT.2021.3111723)
4. B. Andò, L. Cantelli, V. Catania, R. Crispino, D. C. Guastella, S. Monteleone, G. Muscato. An introduction to patterns for the internet of robotic things in the ambient assisted living scenario. *Robotics*, 10(2),56, MDPI 2021.
DOI: [10.3390/robotics10020056](https://doi.org/10.3390/robotics10020056)
5. H. Lahdhiri, J. Lorandel, S. Monteleone, E. Bourdel, M. Palesi. Framework for Design Exploration and Performance Analysis of RF-NoC Manycore Architecture. *Journal of Low Power Electronics and Applications*, 10(4), 37, MDPI 2020.
DOI: [10.3390/jlpea10040037](https://doi.org/10.3390/jlpea10040037)
6. S. Mnejja, Y. Aydi, M. Abid, S. Monteleone, V. Catania, M. Palesi, D. Patti. Delta Multi-Stage Interconnection Networks for Scalable Wireless On-Chip Communication. *Electronics*, 9(6), 913, MDPI 2020.
DOI: [10.3390/electronics9060913](https://doi.org/10.3390/electronics9060913)
7. G. Ascia, V. Catania, S. Monteleone, M. Palesi, D. Patti, J. Jose, and V. M. Salerno. Exploiting Data Resilience in Wireless Network-on-chip Architectures. *Journal on Emerging Technologies in Computing Systems (JETC)*, 16(2), 1-27, ACM 2020.
DOI: [10.1145/3379448](https://doi.org/10.1145/3379448)
8. V. Catania, S. Monteleone, M. Palesi, and D. Patti. Impact of Users' Beliefs in Text-Based Linguistic Interaction. *IEEE Access*, 8, 46861-46867, IEEE 2020.
DOI: [10.1109/ACCESS.2020.2978977](https://doi.org/10.1109/ACCESS.2020.2978977)
9. V. Catania, G. La Delfa, G. La Torre, S. Monteleone, D. Patti, and D. Ventura. GOOSE: Goal Oriented Orchestration for Smart Environments. *International Journal of Ad Hoc and Ubiquitous Computing*, 32(3), 159-170, Inderscience, 2019.
DOI: [10.1504/IJAHUC.2019.103130](https://doi.org/10.1504/IJAHUC.2019.103130)
10. V. Catania, A. Mineo, S. Monteleone, M. Palesi, and D. Patti. Improving energy efficiency in wireless network-on-chip architectures. *ACM Journal on Emerging Technologies in Computing Systems (JETC)*, 14(1):9, ACM 2017.
DOI: [10.1145/3138807](https://doi.org/10.1145/3138807)

11. V. Catania, G. La Torre, S. Monteleone, D. Panno, and D. Patti. User-generated services composition in smart multi-user environments. *Journal of Sensor and Actuator Networks*, 6(3):20, MDPI 2017.
DOI: [10.3390/jsan6030020](https://doi.org/10.3390/jsan6030020)
12. V. Catania, A. Mineo, S. Monteleone, M. Palesi, and D. Patti. Cycle-accurate Network on Chip Simulation with Noxim. *ACM Transactions on Modeling and Computer Simulation (TOMACS)*, 27(1):4, ACM 2016.
DOI: [10.1145/2953878](https://doi.org/10.1145/2953878)
13. G. C. La Delfa, S. Monteleone, V. Catania, J. F. De Paz, and J. Bajo. Performance analysis of visual markers for indoor navigation systems. *Frontiers of Information Technology & Electronic Engineering*, 17(8):730–740, Frontiers 2016.
DOI: [10.1631/FITEE.1500324](https://doi.org/10.1631/FITEE.1500324)
14. V. Catania, A. Mineo, S. Monteleone, and D. Patti. Distributed Topology Discovery in Self-Assembled Nano Network-on-Chip. *Computers & Electrical Engineering*, 40(8):292–306, Elsevier 2014.
DOI: [10.1016/j.compeleceng.2014.09.003](https://doi.org/10.1016/j.compeleceng.2014.09.003)

Contributi in Volume (Capitolo o Saggio)

1. V. Catania, S. Monteleone, M. Palesi, and D. Patti. The Web As A Platform For Experimental Human-Computer Linguistic Interaction. In *Machine Vision and Human-Machine Interface Technologies, Applications and Challenges*, Chapter 2, Nova Publishers.
ISBN: 978-1-63484-052-1

Contributi in Atti di Convegno

1. D. Patti, S. Monteleone, E. Russo, M. Palesi, V. Catania. A Novel Timechain-Level Approach to the Modeling of the Bitcoin Lightning Network. In *7th IEEE International Conference on Blockchain, Blockchain 2024*, pp. 11–18, Aug 19–22, 2024, Copenhagen, Denmark.
DOI: [10.1109/ICBC59979.2024.10634384](https://doi.org/10.1109/ICBC59979.2024.10634384)
2. D. Patti, S. Monteleone, E. Russo, M. Palesi, V. Catania. Abstracting Bitcoin Lightning Network Complexity with Ultraviolet. In *2024 IEEE International Conference on Blockchain and Cryptocurrency, ICBC 2024*, 2024, pp. 528–530, May 27–31, 2024, Dublin, Ireland.
DOI: [10.1109/ICBC59979.2024.10634384](https://doi.org/10.1109/ICBC59979.2024.10634384)
3. M. Finocchiaro, S. Monteleone, E. Russo, M. Palesi, D. Patti. Lessons Learned on the Design of Cost-Effective and Highly Compatible Smart Gloves. In *13th Mediterranean Conference on Embedded Computing, MECO 2024*, June 11–14, 2024, Budva, Montenegro.
DOI: [10.1109/MECO62516.2024.10577943](https://doi.org/10.1109/MECO62516.2024.10577943)
4. E. Russo, M. Palesi, G. Ascia, D. Patti, S. Monteleone, V. Catania. Memory-Aware DNN Algorithm-Hardware Mapping via Integer Linear Programming. In *20th ACM International Conference on Computing Frontiers 2023, CF 2023*, May 9–11, 2023, Bologna, Italy.
DOI: [10.1145/3587135.3592206](https://doi.org/10.1145/3587135.3592206)

5. E. Russo, M. Palesi, D. Patti, H. Lahdhiri, S. Monteleone, G. Ascia, V. Catania. Combined Application of Approximate Computing Techniques in DNN Hardware Accelerators. In 2022 IEEE International Parallel and Distributed Processing Symposium Workshops, IPDPSW 2022, May 20–June 03, 2022, Lyon, France. Held virtually during the week of the conference. IEEE 2022.
DOI: [10.1109/IPDPSW55747.2022.00013](https://doi.org/10.1109/IPDPSW55747.2022.00013)
6. E. Russo, M. Palesi, S. Monteleone, D. Patti, H. Lahdhiri, G. Ascia, V. Catania. Exploiting the Approximate Computing Paradigm with DNN Hardware Accelerators. In 11th Mediterranean Conference on Embedded Computing, MECO 2022, June 07-11, 2022, Budva, Montenegro. Held virtually during the week of the conference, pp. 1–4. IEEE 2022.
DOI: [10.1109/MECO55406.2022.9797095](https://doi.org/10.1109/MECO55406.2022.9797095)
7. E. Russo, M. Palesi, S. Monteleone, D. Patti, G. Ascia, V. Catania. MEDEA: a multi-objective evolutionary approach to DNN hardware mapping. 2022 Design, Automation & Test in Europe Conference & Exhibition, DATE 2022, March 14-23, 2022, Antwerp, Belgium. pp 226–231. IEEE 2022.
DOI: [10.23919/DATE54114.2022.9774747](https://doi.org/10.23919/DATE54114.2022.9774747)
8. G. Canzonieri, S. Monteleone, M. Palesi, E. Russo, D. Patti. Analyzing the Impact of DNN Hardware Accelerators-Oriented Compression Techniques on General-Purpose Low-End Boards. In 18th International Conference on Mobile Web and Intelligent Information Systems, MobiWis 2022, August 22-24, 2022, Rome, Italy. Part of the Lecture Notes in Computer Science book series (LNCS, volume 13475), pp. 143–155. Springer, Cham 2022.
DOI: [10.1007/978-3-031-14391-5_11](https://doi.org/10.1007/978-3-031-14391-5_11)
9. E. Russo, M. Palesi, S. Monteleone, D. Patti, G. Ascia, V. Catania. LAMBDA: An Open Framework for Deep Neural Network Accelerators Simulation. 2021 IEEE International Conference on Pervasive Computing and Communications Workshops and other Affiliated Events, PerCom Workshops 2021, pp. 161-166.
DOI: [10.1109/PerComWorkshops51409.2021.9431078](https://doi.org/10.1109/PerComWorkshops51409.2021.9431078)
10. G. Ascia, V. Catania, A. Mineo, S. Monteleone, M. Palesi, D. Patti. Improving Inference Latency and Energy of DNNs through Wireless Enabled Multi-Chip-Module-based Architectures and Model Parameters Compression. 14th IEEE/ACM International Symposium on Networks-on-Chip, NOCS 2020, September 24-25, 2020. Held virtually during the week of the conference.
DOI: [10.1109/NOCS50636.2020.9241714](https://doi.org/10.1109/NOCS50636.2020.9241714)
11. H. Lahdhiri, M. Palesi, S. Monteleone, D. Patti, G. Ascia, J. Lorandel, E. Bourdel, and V. Catania. DNNZip: Selective Layers Compression Technique in Deep Neural Network Accelerators. Euromicro Conference on Digital System Design, Euromicro DSD 2020, August 26-28, 2020, Portorož, Slovenia. Held virtually during the week of the conference.
DOI: [10.1109/DSD51259.2020.00088](https://doi.org/10.1109/DSD51259.2020.00088)
12. J. Lorandel, H. Lahdhiri, E. Bourdel, S. Monteleone, and M. Palesi. Efficient Compression Technique for NoC-based Deep Neural Network Accelerators. Euromicro Conference on Digital System Design, Euromicro DSD 2020, August 26-28, 2020, Portorož, Slovenia. Held virtually during the week of the conference.
DOI: [10.1109/DSD51259.2020.00037](https://doi.org/10.1109/DSD51259.2020.00037)

13. G. Ascia, V. Catania, J. Jose, S. Monteleone, M. Palesi, and D. Patti. Improving Inference Latency and Energy of Network-on-Chip based Convolutional Neural Networks through Weights Compression. Heterogeneity in Computing Workshop held in conjunction with the 34th IEEE International Parallel & Distributed Processing Symposium, IPDPS 2020, May 18-22, 2020, New Orleans, Louisiana, USA. Held virtually during the week of the conference.
DOI: [10.1109/IPDPSW50202.2020.00017](https://doi.org/10.1109/IPDPSW50202.2020.00017)
14. S. Mnejja, Y. Aydi, M. Abid, S. Monteleone, M. Palesi, D. Patti. Implementing On-Chip Wireless Communication in Multi-stage Interconnection NoCs. In Proceedings of the 34th International Conference on Advanced Information Networking and Applications, AINA 2020, April 15-17, 2020, Caserta, Italy, (pp. 533–546). Springer, Cham 2020.
DOI: [10.1007/978-3-030-44041-1_48](https://doi.org/10.1007/978-3-030-44041-1_48)
15. G. Ascia, V. Catania, S. Monteleone, M. Palesi, D. Patti and J. Jose. Networks-on-Chip based Deep Neural Networks Accelerators for IoT Edge Devices. In Proceedings of the 6th International Conference on Internet of Things: Systems, Management and Security, IOTSMS 2019, October 22-25, 2019, Granada, Spain, pp. 227–234. IEEE 2019.
DOI: [10.1109/IOTSMS48152.2019.8939236](https://doi.org/10.1109/IOTSMS48152.2019.8939236)
16. G. Ascia, V. Catania, S. Monteleone, M. Palesi, D. Patti and J. Jose. Analyzing networks-on-chip based deep neural networks. In Proceedings of the 13th IEEE/ACM International Symposium on Networks-on-Chip, NOCS 2019, October 17-18, 2019, New York, USA.
DOI: [10.1145/3313231.3352375](https://doi.org/10.1145/3313231.3352375)
17. G. Ascia, V. Catania, S. Monteleone, M. Palesi, D. Patti and J. Jose. Approximate Wireless Networks-on-Chip. In 33rd Conference on Design of Circuits and Integrated Systems, DCIS 2018, November 14-16, 2018, Lyon, France, 2018.
DOI: [10.1109/DCIS.2018.8681491](https://doi.org/10.1109/DCIS.2018.8681491)
18. G. Ascia, V. Catania, S. Monteleone, M. Palesi, D. Patti and J. Jose. Improving energy consumption of NoC based architectures through approximate communication. In 7th Mediterranean Conference on Embedded Computing, MECO 2018, June 10-14, 2018, Budva, Montenegro, pp. 1-4. IEEE, 2018.
DOI: [10.1109/MECO.2018.8406045](https://doi.org/10.1109/MECO.2018.8406045)
19. V. Catania, S. Monteleone, M. Palesi, and D. Patti. Packetization of Shared-Memory Traces for Message Passing Oriented NoC Simulation. In: Yokota R., Weiland M., Keyes D., Trinitis C. (eds) High Performance Computing. ISC High Performance 2018. Lecture Notes in Computer Science, vol 10876. Springer, Cham, 2018.
DOI: [10.1007/978-3-319-92040-5_16](https://doi.org/10.1007/978-3-319-92040-5_16)
20. S. M. Biondi, V. Catania, S. Monteleone, M. Palesi, and D. Patti. smARTWorks: A multi-sided context-aware platform for the smart museum. In Proceedings of the 8th International Joint Conference on Pervasive and Embedded Computing and Communication Systems - Volume 1: PECCS 2018, July 29-30, 2018, Porto, Portugal, pp. 103-109.
DOI: [10.5220/0006907302410247](https://doi.org/10.5220/0006907302410247)
21. S. M. Biondi, V. Catania, S. Monteleone, and C. Polito. Bus as a sensor: A mobile sensor nodes network for the air quality monitoring. In Wireless and Mobile Computing, Networking and Communications (WiMob), pp. 272-277. IEEE, 2017.
DOI: [10.1109/WiMOB.2017.8115828](https://doi.org/10.1109/WiMOB.2017.8115828)

22. S. M. Biondi, S. Monteleone, G. La Torre, and V. Catania. A context-aware smart parking system. In *Signal-Image Technology & Internet-Based Systems (SITIS)*, 2016 12th International Conference on, pp. 450-454. IEEE, 2016.
DOI: [10.1109/SITIS.2016.76](https://doi.org/10.1109/SITIS.2016.76)
23. G. La Torre, S. Monteleone, M. Cavallo, V. D'Amico, and V. Catania. A Context-Aware Solution to Improve Web Service Discovery and User-Service Interaction. In *Ubiquitous Intelligence & Computing, Advanced and Trusted Computing, Scalable Computing and Communications, Cloud and Big Data Computing, Internet of People, and Smart World Congress (UIC/ATC/ScalCom/CBDCCom/IoP/SmartWorld)*, 2016 Intl IEEE Conferences, pp. 180-187. IEEE, 2016.
DOI: [10.1109/UIC-ATC-ScalCom-CBDCCom-IoP-SmartWorld.2016.0047](https://doi.org/10.1109/UIC-ATC-ScalCom-CBDCCom-IoP-SmartWorld.2016.0047)
24. G. Ascia, V. Catania, R. Di Natale, A. Fornaia, M. Mongiovì, S. Monteleone, G. Pappalardo, and E. Tramontana. Making android apps data-leak-safe by data flow analysis and code injection. In *2016 IEEE 25th International Conference on Enabling Technologies: Infrastructure for Collaborative Enterprises (WETICE)*, pp. 205-210. IEEE, 2016.
DOI: [10.1109/WETICE.2016.53](https://doi.org/10.1109/WETICE.2016.53)
25. V. Catania, A. Mineo, S. Monteleone, M. Palesi, and D. Patti. Energy efficient transceiver in wireless Network on Chip architectures. In *2016 Design, Automation & Test in Europe Conference & Exhibition (DATE)*, pp. 1321–1326. IEEE, 2016.
DOI: [10.3850/9783981537079_0736](https://doi.org/10.3850/9783981537079_0736)
26. V. Catania, A. Mineo, S. Monteleone, M. Palesi, and D. Patti. Improving the energy efficiency of wireless Network on Chip architectures through online selective buffers and receivers shutdown. In *2016 13th IEEE Annual Consumer Communications & Networking Conference (CCNC)*, pp. 668–673. IEEE, 2016.
DOI: [10.1109/CCNC.2016.7444860](https://doi.org/10.1109/CCNC.2016.7444860)
27. V. Catania, G. La Torre, S. Monteleone, D. Panno, and D. Patti. User-Generated Services: Policy management and access control in a cross-domain environment. In *2015 International Wireless Communications and Mobile Computing Conference (IWCMC)*, pp. 668–673. IEEE, 2015.
DOI: [10.1109/IWCMC.2015.7289163](https://doi.org/10.1109/IWCMC.2015.7289163)
28. V. Catania, A. Mineo, S. Monteleone, M. Palesi, and D. Patti. Noxim: An open, extensible and cycle-accurate Network on Chip simulator. In *2015 IEEE 26th International Conference on Application-specific Systems, Architectures and Processors (ASAP)*, pp. 162–163. IEEE, 2015.
DOI: [10.1109/ASAP.2015.7245728](https://doi.org/10.1109/ASAP.2015.7245728)
29. D. Ventura, S. Monteleone, G. La Torre, G. C. La Delfa, and V. Catania. Smart EDIFICE - Smart EveryDay interoperating future devICEs. In *Collaboration Technologies and Systems (CTS)*, 2015 International Conference on, pp. 19–26. IEEE, 2015.
DOI: [10.1109/CTS.2015.7210390](https://doi.org/10.1109/CTS.2015.7210390)
30. G. C. La Delfa, V. Catania, S. Monteleone, J. F. De Paz, and J. Bajo. Computer Vision Based Indoor Navigation: A Visual Markers Evaluation. In *Ambient Intelligence-Software and Applications*, pp. 165–173. Springer International Publishing, 2015.
DOI: [10.1007/978-3-319-19695-4_17](https://doi.org/10.1007/978-3-319-19695-4_17)

31. D. Patti, A. Mineo, S. Monteleone, and V. Catania. Topology Discovery in Deadlock Free Self-assembled DNA Networks. In *Modern Trends and Techniques in Computer Science*, pp. 301–311. Springer International Publishing, 2014.
DOI: [10.1007/978-3-319-06740-7_25](https://doi.org/10.1007/978-3-319-06740-7_25)
32. V. Catania, A. Mineo, S. Monteleone, and D. Patti. A low-resource and scalable strategy for segment partitioning of many-core nano networks. In *Proceedings of International Workshop on Manycore Embedded Systems*, p. 17. ACM, 2014.
DOI: [10.1145/2613908.2613915](https://doi.org/10.1145/2613908.2613915)
33. V. Catania, A. Mineo, S. Monteleone, and D. Patti. A first effort for a distributed segment-based approach on self-assembled nano networks. In *Proceedings of the Sixth International Workshop on Network on Chip Architectures*, pp. 59–64. ACM, 2013.
DOI: [10.1145/2536522.2536532](https://doi.org/10.1145/2536522.2536532)
34. V. Arena, V. Catania, G. La Torre, S. Monteleone, and F. Ricciato. SecureDroid: An Android Security Framework Extension for Context-Aware Policy Enforcement. In *Privacy and Security in Mobile Systems (PRISMS), 2013 International Conference on*. IEEE, 2013.
DOI: [10.1109/PRISMS.2013.6927185](https://doi.org/10.1109/PRISMS.2013.6927185)
35. V. Catania, G. La Torre, S. Monteleone, D. Patti, S. Vercelli, and F. Ricciato. A novel approach to Web of Things: M2M and enhanced Javascript technologies. In *Green Computing and Communications (GreenCom), 2012 IEEE International Conference on*, pp. 726–730. IEEE, 2012.
DOI: [10.1109/GreenCom.2012.119](https://doi.org/10.1109/GreenCom.2012.119)
36. J. Lyle, S. Monteleone, S. Faily, D. Patti, and F. Ricciato. Cross-platform access control for mobile web applications. In *Policies for Distributed Systems and Networks (POLICY), 2012 IEEE International Symposium on*, pp. 37–44. IEEE, 2012.
DOI: [10.1109/POLICY.2012.9](https://doi.org/10.1109/POLICY.2012.9)
37. S. Cavalieri, G. Cutuli, and S. Monteleone. Evaluating impact of security on OPC UA performance. In *Human System Interactions (HSI), 2010 3rd Conference on*, pp. 687–694. IEEE, 2010.
DOI: [10.1109/HSI.2010.5514495](https://doi.org/10.1109/HSI.2010.5514495)